

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-244976

(43)Date of publication of application : 01.09.1992

(51)Int.Cl.

G01R 31/28

G01R 31/02

(21)Application number : 03-031756

(71)Applicant : SONY CHEM CORP

(22)Date of filing :

31.01.1991

(72)Inventor : NISHINO YASUSHI

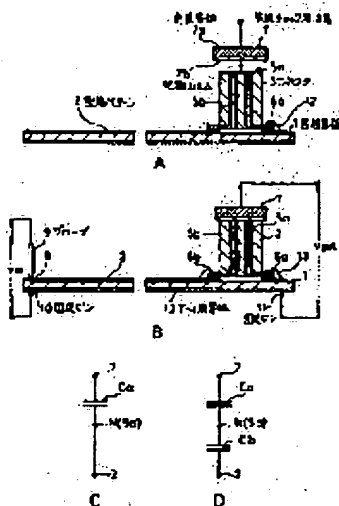
(54) CONTINUITY INSPECTION FOR CONNECTOR

(57)Abstract:

PURPOSE: To achieve a continuity checking of a connector easily in a non contact manner while achieving automation thereof by forming a capacitive coupling with respective pins of the connector as nodes to judge continuity between the pins of the connector and a wiring pattern at a ratio of potential drop as caused by the capacitive coupling of an input signal to be supplied to the wiring pattern.

CONSTITUTION: When a terminal 6a and a wiring pattern 2 are soldered well with a solder layer 13, one capacitance C_a is formed with a pin 5a as node N if all are regarded as equivalent circuit from a jig 7 for continuity

checking to the pattern 2. When a terminal 6b and the pattern 2 are half soldered, two capacitances C_a and C_b are formed. When a probe 9 contacts a land part 8a or 8b, an output signal V_{out} gives a smaller level with the synthetic capacitances C_a and C_b in contact with the land 8b. Thus, connection of the pins 5 to the pattern 2 is made clear easily by detecting the level of the output signal V_{out} .



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-244976

(43) 公開日 平成4年(1992)9月1日

(51) Int.Cl.⁵

識別記号

片内整理番号

F I

技術表示箇所

G 0 1 R 31/28

31/02

8411-2G

6912-2G

G 0 1 R 31/28

H

審査請求 未請求 請求項の数1(全 9 頁)

(21) 出願番号

特願平3-31756

(22) 出願日

平成3年(1991)1月31日

(71) 出願人 000108410

ソニーケミカル株式会社

東京都中央区日本橋室町1丁目6番3号

(72) 発明者 西野 康司

栃木県鹿沼市さつき町18番地 ソニーケミ

カル株式会社鹿沼工場内

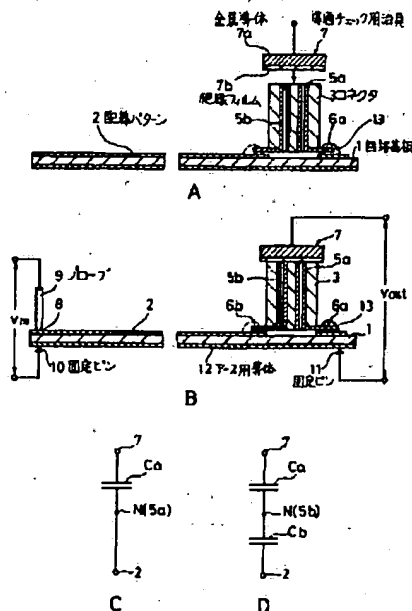
(74) 代理人 弁理士 松隈 秀盛

(54) 【発明の名称】 コネクタの導通検査方法

(57) 【要約】

【目的】 回路基板上に接続されたコネクタの導通チェックを非接触で、かつ容易に行うことができるようにすると共に、該コネクタの導通チェックに関し、その自動化を図る。

【構成】 回路基板1上に形成された複数の配線パターン2上に半田付けされたコネクタ3の各ピン5と配線パターン2との導通状態を判別するコネクタ3の導通検査方法において、例えば薄い銅板7aの下面に絶縁膜7bを有する導通チェック用治具7をコネクタ3の上面に配置して、コネクタ3のピン5をノードNとする容量結合(Ca、Cb)を形成し、配線パターン2に供給される入力信号 v_{in} の、上記容量結合(Ca、Cb)による電圧降下の比率により、コネクタ3におけるピン5と配線パターン2との導通状態を判別する。



第1実施例を示す構成図

1

【特許請求の範囲】

【請求項1】 基板上に形成された複数の配線パターン上に接続された内部に多数のピンを有するコネクタの、該ピンと上記配線パターンとの導通状態を判別するコネクタの導通検査方法において、上記コネクタの各ピンをノードとする容量結合を形成し、上記配線パターンに供給される入力信号の、上記容量結合による電圧降下の比率により、上記ピンと上記配線パターンとの導通状態を判別することを特徴とするコネクタの導通検査方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、回路基板上に例えば半田付け等により接続されたコネクタの導通検査方法に関する。

【0002】

【従来の技術】 近時、コネクタなどの電子部品の実装密度を高めるために、従来からのスルーホール方式に代わるものとして、サーフェイス・マウント方式が注目されている。このサーフェイス・マウント方式は、コネクタの内部に夫々分離して収容された多数のピンから夫々端子を導出させ、これら端子を外側に折り曲げて、回路基板上に形成された複数の配線パターン中、上記ピン（端子）に対応する配線パターン上に上記端子を半田付けにより接続するという方法である。

【0003】 そして、上記のように、回路基板の配線パターン上に接続されたコネクタの半田付け状態、即ち各ピンの導通状態を調べる場合は、従来、以下で示す2つの方法を採用している。

【0004】 1つの方法は、図10に示すように、ある一定の電圧がかけられた一対の導通チェック用プローブ41a及び41bのうち、一方のプローブ41aを回路基板42に形成された配線パターン43上にあるランド部44に接触させると共に、他方のプローブ41bを当該配線パターン43に対応するコネクタ45の端子46に接触させ、このとき、プローブ41a及び41b間に電流が流れるかどうかによって、コネクタ45における各ピン47の配線パターンとの導通状態を調べるようにしている。

【0005】 また、他の方法は、回路基板42上に接続されたコネクタ45が例えばメス型のコネクタの場合、配線ケーブルが接続された検査済みのオス型のコネクタ（図示せず）、即ち正規のコネクタを上記コネクタ45に挿入し、配線ケーブルの端部における導線露出部分と回路基板42上のランド部44に上記プローブ41を接触させて上記コネクタ45の導通状態を調べるようにしている。

【0006】

【発明が解決しようとする課題】 しかしながら、図10で示す方法は、回路基板42上に接続されるコネクタ45のサイズが小さくなり、各端子46の配列ピッチが非

2

常に狭くなった場合、導通チェック用プローブ41bを端子46に接触させることが非常に困難になり、コネクタ45の導通チェックが不可能になるという不都合がある。

【0007】 また、上記他の方法は、オス型コネクタ及び配線ケーブルを介して間接的にコネクタ45の導通チェックを行うため、上記のような不都合点はないが、検査する毎にいちいちオス型コネクタをコネクタ45に挿入しなければならず、しかも、不安定な配線ケーブルを用いるため、上記導通チェックに時間がかかると共に、導通チェックの自動化を図ることができないという不都合がある。

【0008】 本発明は、このような課題に鑑み成されたもので、その目的とするところは、回路基板上に接続されたコネクタの導通チェックを非接触で、かつ容易に行うことができ、該コネクタの導通チェックに関し、その自動化を図ることができるコネクタの導通検査方法を提供することにある。

【0009】

【課題を解決するための手段】 本発明は、基板1上に形成された複数の配線パターン2上に接続された内部に多数のピン5を有するコネクタ3の、該ピン5と上記配線パターン2との導通状態を判別するコネクタ3の導通検査方法において、コネクタ3の各ピン5をノードNとする容量結合（Ca、Cb）を形成し、配線パターン2に供給される入力信号 v_{in} の、上記容量結合（Ca、Cb）による電圧降下の比率により、コネクタ3のピン5と配線パターン2との導通状態を判別する。

【0010】

【作用】 上述の本発明の導通検査方法によれば、例えば薄い銅板7aの下面に絶縁膜7bを有する導通チェック用治具7をコネクタ3の上面に配置して、コネクタ3のピン5をノードNとする容量結合（Ca、Cb）を形成し、配線パターン2に供給される入力信号 v_{in} の、上記容量結合（Ca、Cb）による電圧降下の比率により、コネクタ3のピン5と配線パターン2との導通状態を判別するようにしたので、導通チェックする毎に正規のコネクタを挿入する必要がなく、チェック時間の短縮化を図ることができる。しかも、単にコネクタ3上に治具7を配置して、配線パターン2に供給した入力信号 v_{in} の変化をみるだけであるため、コネクタ3の導通チェックを非接触で、かつ容易に行うことができると共に、導通チェックの自動化を実現させることができる。

【0011】

【実施例】 以下、図1～図9を参照しながら本発明の実施例を説明する。図1は、第1実施例に係るコネクタの導通検査方法を示す構成図、図2は、その斜視図である。

【0012】 この方法は、図2に示すように、フレキシブルプリント配線基板等の回路基板1上に形成された複

数の配線パターン2上に載置及び半田付けされたメス型コネクタ3に対してその半田付き状態(即ち、導通状態)を判別するものである。コネクタ3は、配線パターン2の一方の端部に形成された複数のコネクタ設置用ランド部4に載置されると共に、コネクタ3内の複数のピン5から延びる各端子6と、該各端子6と対応するコネクタ設置用ランド部4とが半田付けされて、回路基板1上に実装される。

【0013】そして、図1Aに示すように、上記回路基板1上に実装されたコネクタ3の上面に導通チェック用治具7を載置する。この導通チェック用治具7は、厚みの薄い銅板や鉄板等の金属導体7aの下面にPET(ポリエチレンテレフタレート)やPPS(ポリプロピレンシート)等からなる薄膜の絶縁フィルム7bを貼り合わせて構成され、その大きさは、コネクタ3より少し大きめに形成してある。その後、図1Bに示すように、配線パターン2の他方の端部に形成された複数の外部接続用ランド部(図2参照)8のうち、検査すべきランド部8に1本の導通チェック用プローブ9を接触させる。尚、10及び11は、回路基板1の裏面に形成されたアース用導体12に接触する固定ピンを示す。

【0014】このとき、図1で示すコネクタ3内の例えば一方のピン5aについて、そのピン5aから延びる端子6aと配線パターン2とが半田層13により良好に半田付けされている場合、導通チェック用治具7から配線パターン2までを等価回路的にみると、図1Cに示すように、上記導通チェック用治具7をコネクタ3の上面に載置することによって、ピン5aをノードNとする容量結合が形成される。この場合、端子6aと配線パターン2とが良好に結線されていることから、上記容量結合により、1つの容量Caが形成される。

【0015】また、図1で示すコネクタ3内の例えば他方のピン5bについて、そのピン5bから延びる端子6bと配線パターン2とが未半田状態となっている場合、上記と同様に導通チェック用治具7から配線パターン2までを等価回路的にみると、図1Dに示すように、導通チェック用治具7をコネクタ3の上面に載置することによって生じる容量結合により、2つの容量Ca及びCbが形成される。ここで、容量Cbは端子6bと配線パターン2とが未結線であることから生じるピン5b(ノードN)と配線パターン2間の容量である。この場合、2つの容量Ca及びCbが直列に接続されることから、この合成容量Cは上記容量Caよりも小さくなる。

【0016】尚、図1における一方のピン5aに対応する外部接続用ランド部を図2において8aとし、他方のピン5bに対応する上記ランド部を8bとして説明を進める。

【0017】このような条件のもとで、図1Bに示すように、導通チェック用プローブ9の入力端子φ1nに交流の入力信号v_{in}を供給して、導通チェック用治具7の

出力端子φoutから出力される出力信号v_{out}のレベルを検出した場合、プローブ9がランド部8aに接触しているときと、ランド部8bに接触しているときとでは、ランド部8bに接触しているときの方が、上記合成容量Cにより、その出力信号v_{out}のレベルは小さくなる。従って、上記出力信号v_{out}のレベルを検出することにより、各ピン5の配線パターン2に対する結線状態が容易に判明する。

【0018】次に、上記本例に係るコネクタの導通検査方法を自動化させた導通検査システムについて、図3～図7を参照しながら説明する。この導通検査システムは、図3に示すように、被測定物21である回路基板1の外部接続用ランド部8に入力信号v_{in}を供給するための発振器22と、コネクタ3上面に載置した導通チェック用治具7からの出力信号v_{out}を増幅する増幅器23と、増幅器23からの出力増幅信号V_oをDC電圧信号dに変換する検波器24と、該検波器24からのDC電圧信号dに基いて所望の画像データV_dを作成、編集する画像データ処理回路25と、該画像データ処理回路25からの画像データV_dを表示するCRTモニタ26とを有する。

【0019】また、このシステムは更に、導通チェック用プローブ9を外部接続用ランド部8の配列方向に沿って摺動させる既知のスライド機構27と、プローブ9がランド部8に接触する度に検知パルスpを上記画像データ処理回路25に出力する検知回路28を有する走査装置(スキャナ)29が具備される。従って、上記画像データ処理回路25は、本例では、上記DC電圧信号dのほか、該検知パルスpの入力に基いて図に示すようなDC電圧信号dの電圧レベルに応じたピーク値を有する棒グラフ状の画像データV_dを作成、編集する。この場合、各棒グラフが、夫々対応する各ピン5の導通状態を示し、ここでは、ピーク値の低い棒グラフに対応するピンが不導通、即ち未半田状態になっていることを示す。

【0020】次に、上記発振器22から検波器24までの回路構成の一例を図4に基いて説明する。入力側においては、入力信号v_{in}の発生源である発振器22に直列に内部抵抗r(50Ω)が接続され、更に、直流成分の除去を目的としたコンデンサC₁(1000pF)が直列に接続され、入力信号v_{in}を低インピーダンスで供給するための抵抗R₁(150Ω)が並列に接続されている。ここで、本例では、発振器22の出力周波数を約10MHzとした。これは、後述する増幅器23及び検波器24の周波数特性が、図5に示すように、約5MHz～10MHzでピークをとることに起因する。従って、発振器22の出力周波数としては、数MHz～数10MHzの範囲が使用可能である。

【0021】一方、出力側においては、導通チェック用治具7からの出力信号v_{out}を後段の増幅器23に低インピーダンスで供給するために、抵抗R₂(1KΩ)で

終端してある。これは、また上記出力信号 v_{out} をシールド線30で送るため、この低インピーダンスを目的とする抵抗 R_1 は、実際上でも必要となる。尚、上記抵抗 R_2 は、その抵抗値が余りに低いと出力信号 v_{out} の出力が小さくなってしまうため、本例のように、1K Ω 程度の抵抗を用いることが好ましい。

【0022】次に、後段の増幅器23及び検波器24についての動作を、図6も参照しながら簡単に説明する。まず、プローブ9が結線状態の良好なピン5aに対応するランド部8aに接触することにより、導通チェック用治具7の出力側端子 ϕo から例えば図6Aで示すようなピーク値Pの出力信号 v_{out} が出力され、増幅器23の入力端子 ϕa に該出力信号 v_{out} が途中のシールド線30を介して供給される。この出力信号 v_{out} は、図6Bに示すように、カップリング・コンデンサ C_1 によってその直流成分(DC雑音)が除去されたのち、バッファ用トランジスタ T_{r1} を介して増幅用トランジスタ T_{r2} に供給される。

【0023】この増幅用トランジスタ T_{r2} では、図6Bで示すピーク値約10mVの入力信号 V_i を、図6Cで示すピーク値約125mVの増幅信号 V_o に変換する。そして、この増幅信号 V_o を次の検波用トランジスタ T_{r3} に供給して、図6Dに示すように、上記増幅信号 V_o を反転させると共に、ある一定レベル以上の電位をスライスする。その後、該検波用トランジスタ T_{r3} からの出力信号 V を次段のバッファ用トランジスタ T_{r4} にて反転したのち、R-C積分回路を通じてDC変換して出力端子 ϕ より図6Eで示す直流信号 d を得る。この検波器24からは増幅信号 V_o の振幅が大きいほどDCレベルの大きい直流信号 d として出力される。

【0024】従って、プローブ9が結線状態の不良なピン5bに対応するランド部8bに接触した場合は、増幅用トランジスタ T_{r2} から出力される増幅信号 V_o の振幅が小さくなるため、図6Eにおいて一点鎖線で示すように、上記直流信号 d よりもレベルの低い直流信号 d が出力される。尚、コンデンサ C_1 及び C_{10} は低周波用バイパス・コンデンサを示し、コンデンサ C_2 は高周波用バイパス・コンデンサを示す。また、表1にこの図5で示す回路系の抵抗及びコンデンサの各抵抗値及び各容量値を示す。

【表1】

抵抗	抵抗値	コンデンサ	容量値
R_1	150 Ω	C_1	1000 p F
R_2	1 K Ω	C_2	100 μ F
R_3	3900 Ω	C_3	0.047 μ F
R_4	3300 Ω	C_4	1000 p F
R_5	1 K Ω	C_5	1000 p F
R_6	1 K Ω	C_6	1000 p F
R_7	820 Ω	C_7	1000 p F
R_8	1 K Ω	C_8	1000 p F
R_9	1 K Ω	C_9	1000 p F
R_{10}	100 Ω	C_{10}	100 μ F
R_{11}	22 K Ω		
R_{12}	100 Ω		
R_{13}	390 Ω		
R_{14}	10 K Ω		
R_{15}	1 K Ω		

実際、発振器の出力を5~20 dBm (10 MHz)とした場合における検波器24からの出力信号(電圧) d の変化をみると、結線状態良好の場合、図7の曲線①に示すように、発振器出力が例えば11 dBmのとき、出力電圧4 Vを得ているのに対し、結線状態不良の場合は、曲線②に示すように、発振器出力が同じ11 dBmのとき、出力電圧0 Vとなっている。この結線状態不良の場合において、出力電圧4 Vを得るためには、発振器22の出力として、約19 dBm必要となる。従って、結線状態が良か不良かを正確に知るためには、例えば、発振器22の出力を11 dBm (10 MHz)として検波器24からの出力レベルの差(即ち、4 V又は0 V)をみればよい。この場合、結線状態が良、不良でその入力差が8 dBmと大きいので十分に実用可能である。

【0025】そして、この検波器24からの出力信号(直流信号) d を上記したように、図3で示す画像データ処理回路25に供給してCRTモニタ26より上記出力信号 d に応じたピーク値を有する棒グラフを表示する。

【0026】この第1実施例によれば、薄い銅板7aの下面に絶縁膜7bを有する導通チェック用治具7をコネクタ3の上面に配置してコネクタ3のピン5をノードNとする容量結合を形成させると共に、配線パターン2の端部に形成された複数の外部接続用ランド部8に対し、一本の導通チェック用プローブ9を順次接触させてプローブ9に供給される入力信号 v_{in} の、上記容量結合による電圧降下の比率により、上記ランド部8に対応するコネクタ3のピン5と配線パターン2との導通(結線)状態を判別するようにしたので、導通チェックする毎に正

規のコネクタを挿入する必要がなく、チェック時間の短縮化を図ることができる。しかも、単にコネクタ3上に治具を配置して、プローブ9に供給した入力信号 v_{in} の変化をみるだけであるため、コネクタ3の導通チェックを非接触で、かつ容易に行うことができると共に、導通チェックの自動化を実現させることができ、特に、近年におけるコネクタの小型化、高密度化、多線接続化（例えば接続密度約49本/cm²）に容易に対応させることができる。。

【0027】上記第1実施例は、一本のプローブ9を外10部接続用ランド部8に対し、その配列方向に沿って摺動させて、各ピン5の結線状態を判別するようにしたが、その他、図8の第2実施例に示すように、外部接続用ランド部8の数と同数個のプローブ9を用意すると共に、用意したプローブ9を上記ランド部8に接触させる。そして、発振器22と各プローブ9間をスイッチSを有するマルチプレクサ31にて順次切り換えて導通チェックを行うようにしてもよい。

【0028】また、図9の第3実施例に示すように、発振器22に対し共通端子となされた各プローブ9を、夫20々対応する外部接続用ランド部8に接触させると共に、コネクタ3のピン孔よりもわずかに大に形成された導通チェック用治具7をピン5の配列方向に摺動させて導通チェックを行うようにしてもよい。

【0029】また、単にコネクタの導通・不導通、即ち良・不良を知るだけであれば、第3実施例のプローブ9と第1実施例の導通チェック用治具7を用いて導通チェックを行うようにしてもよい。

【0030】

【発明の効果】本発明に係るコネクタの導通検査方法によれば、回路基板上に接続されたコネクタの導通チェックを非接触で、かつ容易に行うことができると共に、該コネクタの導通チェックに関し、その自動化を図ることができる

【図面の簡単な説明】

【図1】第1実施例に係るコネクタの導通検査方法を示す構成図。

【図2】第1実施例に係るコネクタの導通検査方法を示す斜視図。

【図3】第1実施例に係る導通検査システムを示すブロック線図。

【図4】第1実施例に係る導通検査システムの回路構成の一例を示す回路図。

【図5】第1実施例に係る増幅器及び検波器の周波数特性を示す特性図。

【図6】第1実施例に係る導通検査システムの信号処理を示す波形図。

【図7】第1実施例に係る導通検査システムにおいてその発振器出力に対する出力電圧の変化を示す特性図。

【図8】第2実施例に係るコネクタの導通検査方法を示す要部の構成図。

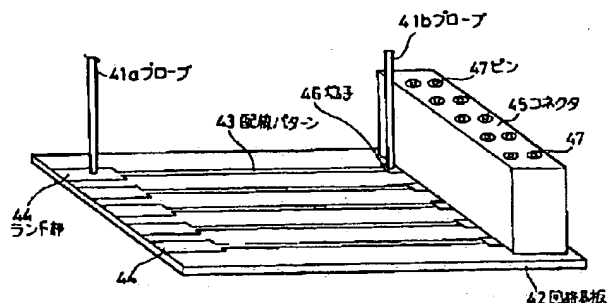
【図9】第3実施例に係るコネクタの導通検査方法を示す斜視図。

【図10】従来例に係るコネクタの導通検査方法を示す斜視図。

【符号の説明】

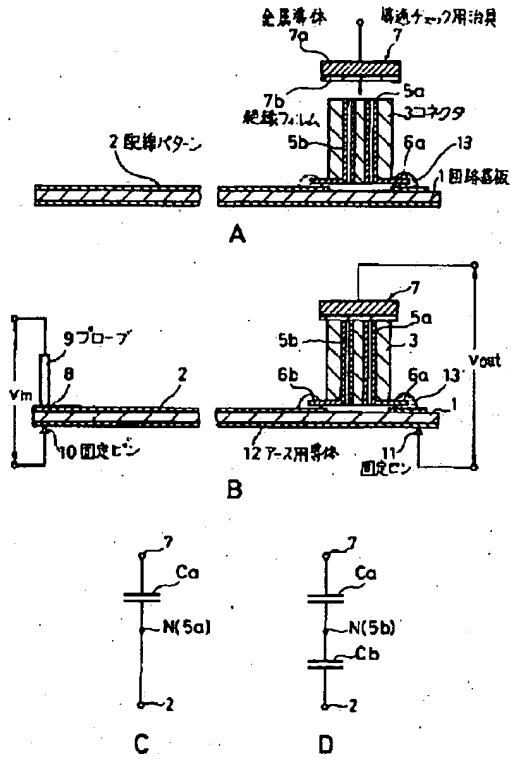
- 1 回路基板
- 2 配線パターン
- 3 コネクタ
- 4 コネクタ設置用ランド部
- 5 ピン
- 6 端子
- 7 導通チェック用治具
- 7a 金属導体
- 7b 絶縁膜
- 8 外部接続用ランド部
- 9 導通チェック用プローブ

【図10】



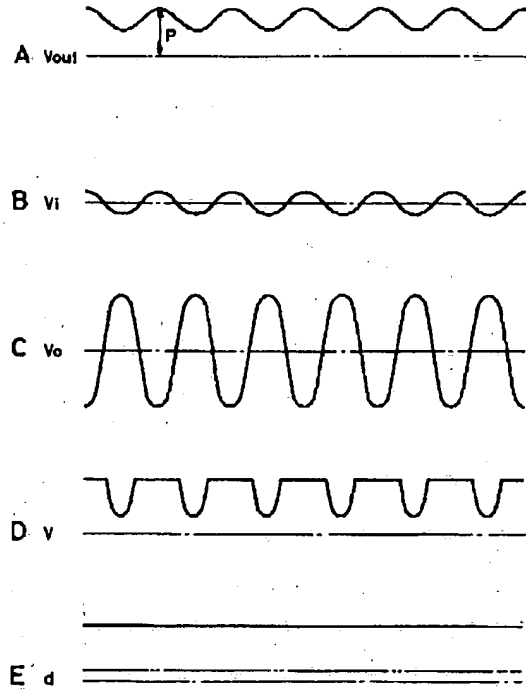
従来例を示す斜視図

【図1】



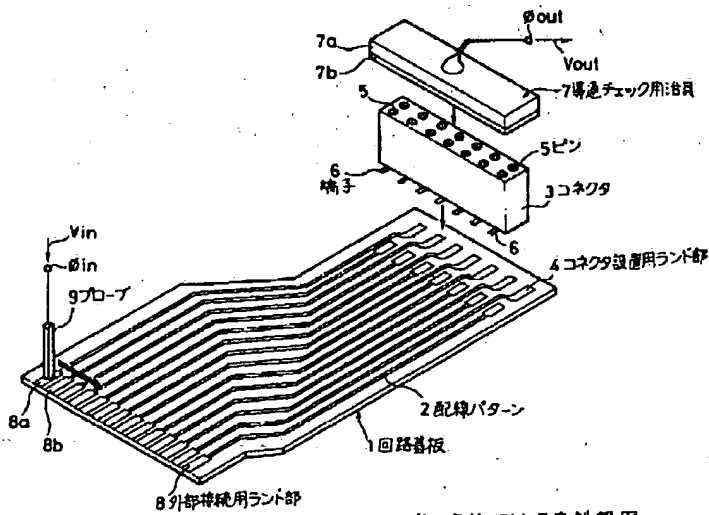
第1実施例を示す構成図

【図6】



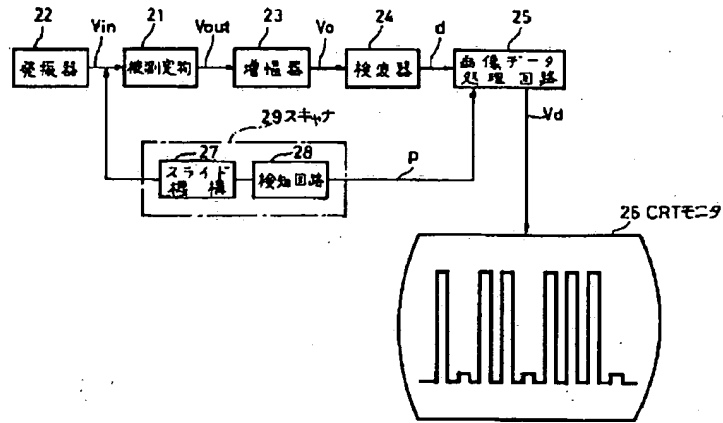
本例に係るシステムの信号処理を示す波形図

【図2】



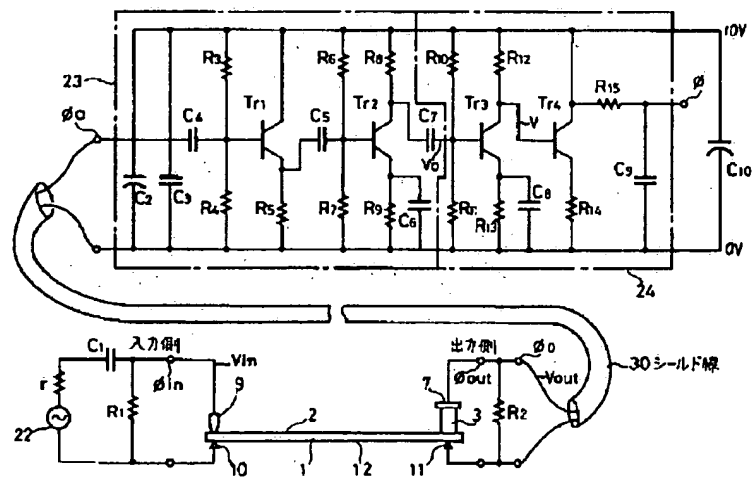
第1実施例を示す斜視図

【図3】



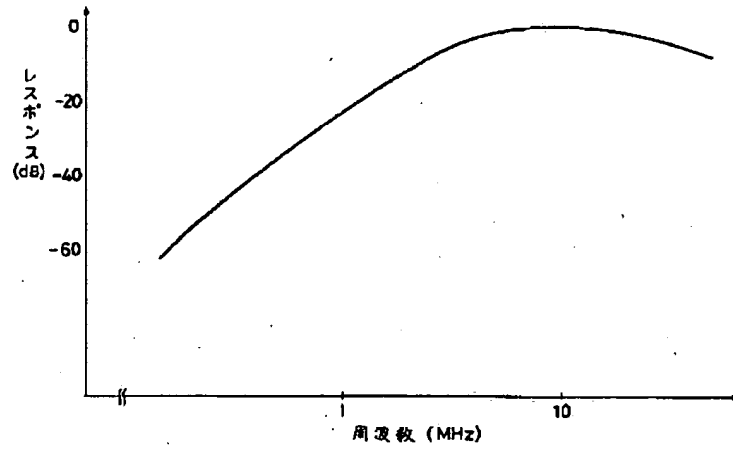
第1実施例に係る普通検査システムを示すブロック線図

【図4】



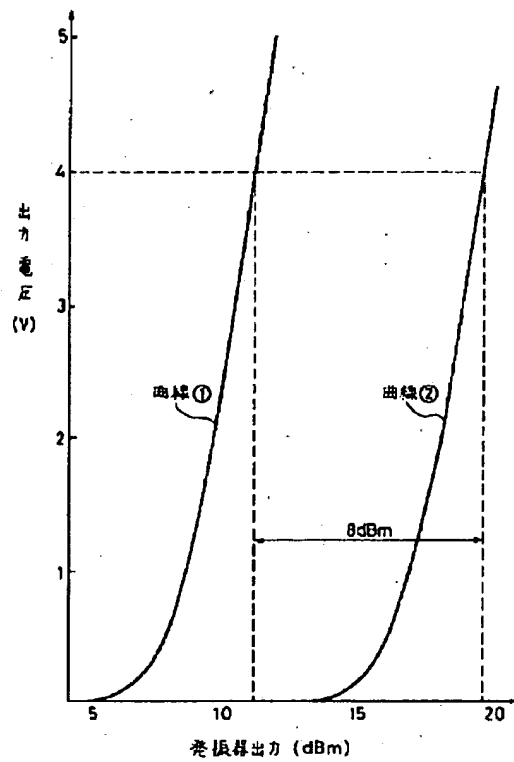
本例に係るシステムの回路構成の一例を示す回路図

【図5】



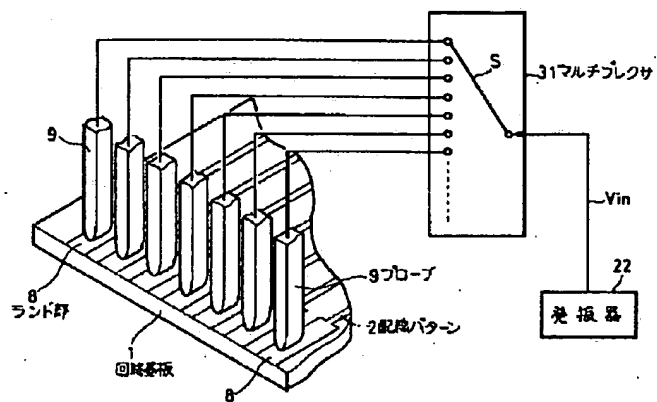
本例に係る増幅器及び検波器の周波数特性を示す特性図

【図7】



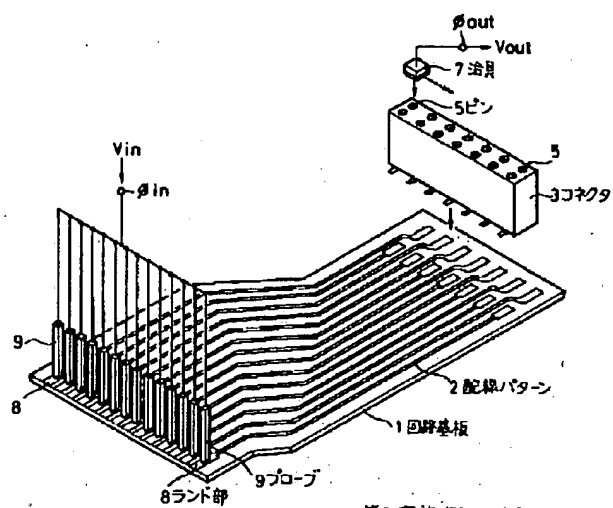
発振器出力に対する出力電圧の変化を示す特性図

【図8】



第2実施例を示す要部の構成図

【図9】



第3実施例を示す斜視図